

基于串联谐振和同步整流的高效节能电源设计

范 杰, 姜岩峰

(北方工业大学, 微电子研究中心, 北京 100144)

摘要: 针对 LLC 谐振电路轻载时效率偏低、电路设计复杂、电源电压输出不稳定、电磁干扰(EMI)不易控制等缺陷, 提出了一种设计简单、性能可靠的新架构。以串联谐振技术(SRC)为基础, 结合同步整流(SR)技术, 采用零电压切换(ZVS)、调整负载工作状态(FM+PWM)等措施, 实现高效稳定的电源设计, 并通过实验证明了设计的可行性和优越性, 最终使得电源效率提高至 93%。

关键词: 电源; 串联谐振技术; 同步整流

中图分类号: TN86

文献标识码: A

文章编号: 1000-100X(2011)09-0013-02

Design of High Efficiency Power Supply Based on SRC+SR Configuration

FAN Jie, JIANG Yan-feng

(North China University of Technology, Department of Microelectronic Center, Beijing 100144, China)

Abstract: A new power supply schema improved with easy design and reliable performance is proposed which according to shortcomings of LLC series resonant as low efficiency in light load, circuit design complexity, unstable output voltage and hard to control EMI and so on. The schema based on the series resonance configuration(SRC) combines with synchronous rectification(SR), adopts the zero voltage switching(ZVS) and adjusts the working conditions to realize the design of high efficiency power. By means of experiment, the power supply efficiency can reach up to 93%. Meanwhile, the experimental results verify the feasibility of the improved SRC+SR configuration.

Keywords: power supply; series resonance configuration; synchronous rectification

Foundation Project: Supported by Program for New Century Excellent Talents in University of Ministry of Education of China(No.60876078)

1 引言

在 LCD 技术的要求下, LLC 作为一种优秀的拓扑结构已被业界广泛应用, 但 LLC 存在的缺陷^[1]无法满足 LED 的应用要求^[2]。这里拟采用次级 ZVS 以实现次级 SR, 负载采用 FM+PWM 的控制方式以实现输出电压稳定。

2 SRC+SR 电路设计

2.1 LLC 的缺陷

与以往电路相比, LLC 通过初级 ZVS、次级 ZCS 切换, 降低了功耗。但在实际设计和应用中, LLC 存在缺陷: ① LLC 需要考虑两个谐振点, 增加了设计难度; ② LLC 谐振电路次级不易实现 SR^[3]; ③ 轻载或空载时, 效率偏低、输出电压不稳定且 EMI 不易控制。以上 LLC 的不足, 可采用 SRC+SR 的架构来改善。

2.2 改进的 SRC+SR 设计

针对 LLC 需要考虑两个谐振点的复杂性, 可采用 SRC 单谐振点来简化; 在 SRC 架构下可采用 SR 技术, 将 LLC 次级的整流二极管替换成 MOSFET 开关管; 在 SRC+SR 架构下设计 FM+PWM 的控制方式。图 1 示出 SRC+SR 的电路图。

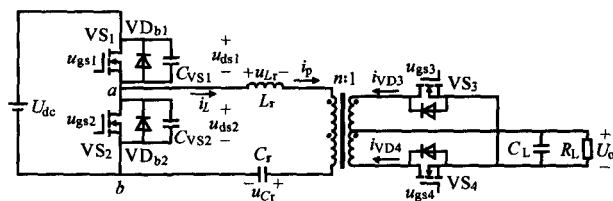


图 1 SRC+SR 电路图

2.2.1 初级 ZVS 设计

在 SRC 架构下实现初级 ZVS, 只需将工作频率设定在谐振频率之上。半桥结构将直流电压转换成方波, 输入谐振电路。如果把方波近似为正弦基波, 在感性的状态下电流不会突然消失, 所以较容易实现 ZVS。在无开关导通的时间内, 要求满足: $(L_r I)^2 / 2 > (C U^2) / 2$, $1 / (2\pi \sqrt{L_r C}) < 1 / (2T_d)$, 其中 I 和 U 分别为谐振电感有效电流和谐振电容的

基金项目: 教育部新世纪优秀人才计划资助(60876078)

定稿日期: 2011-03-03

作者简介: 范 杰(1983-), 男, 河南焦作人, 硕士, 研究方向为集成电路设计。

有效电压; MOSFET管等效结电容 $C=2C_{ds}$; T_d 为初次级驱动信号间的延迟时间。

2.2.2 次级 SR 设计

在设计次级驱动信号脉宽时, 需参照初级驱动信号的脉宽。SRC 工作在谐振频率之上, 初级驱动信号开关时间不会随着频率的变化而变化。次级电流与初级驱动信号是同步的。若要实现次级 SR, 只需做出相应的驱动信号。考虑到开关管的非理想性, 次级驱动信号脉宽要窄于初级。将延迟时间分为导通延迟和关断延迟, 各延迟时间设定为初级驱动信号脉宽的 10%。导通延迟是考虑初级半桥 MOSFET 的寄生参数, 即在电流值非正的情况下, 次级驱动信号不能为高电平, 否则会有逆电流回灌到初级; 关断延迟是考虑次级 SR MOSFET 的开关延迟^[4], 当电流仍在减小时, 次级驱动信号要提前变低电平, 否则会有逆电流回灌。

2.2.3 PWM+FM 设计

图 2 为 FM+PWM 的控制模式原理图。

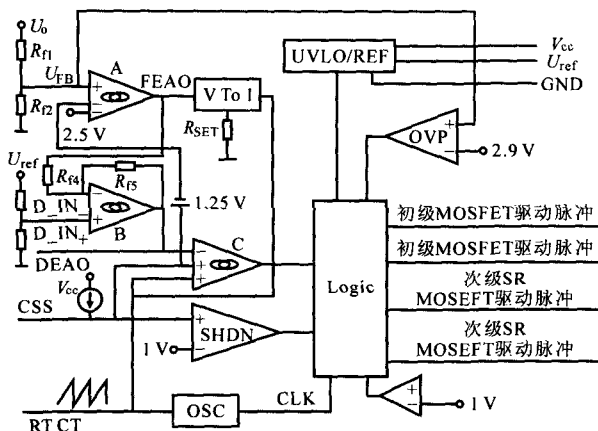


图 2 PWM+FM 控制原理图

当轻载或空载时, 电路输出电压 U_o 升高。经分压网络 R_{f1} 和 R_{f2} 得到的放大器 A 正向输入端 FB 端的电压 U_{fb} 也随之升高, 此时 A 的输出端 FEAO 电压 U_{FEAO} 上升, 并到达减法器 B 的反向输入端。由于 B 的反向输入端电压上升, 导致其输出端电压 U_{DEAO} 下降, 将 U_{DEAO} 接入放大器 C 的反向输入端, C 的正向输入端接内部振荡器产生的锯齿波脉冲。当 U_{DEAO} 低于 3 V (内部基准电压设计值) 时, C 输出端的 PWM 占空比会减少。当 U_{DEAO} 低于 1.25 V 时, PWM 脉冲将完全消失, 此时转为 FM 控制模式。满载时, U_o 降低, U_{fb} 降低, U_{FEAO} 也随之下降低。 U_{FEAO} 到达 B 的反向输入端, 此时 U_{DEAO} 会升高, 并到达 C 的反向输入端, 与锯齿波比较, 输出 PWM 信号。

3 实例设计和实验结果

设计一个 300 W 的 LED 电源系统, 电源输入交流电压为 90~250 V。经整流桥后, 在 Boost 结构下, 将电压升至直流 400 V。然后半桥 MOSFET 管在驱动信号作用下交替导通, 使能量通过谐振电路, 经变压器向次级传送。同时, 次级 MOSFET 管在驱动信号下交替导通, 实现 SR, 输出电压。设计 4 组输出为: 24 V/8 A, 24 V/2 A, 12 V/4 A, 5 V/2 A。此处设计多路输出是为了验证设计的稳定性。

图 3 示出 5 V 和 12 V 电压在轻载和满载下的输出波形。

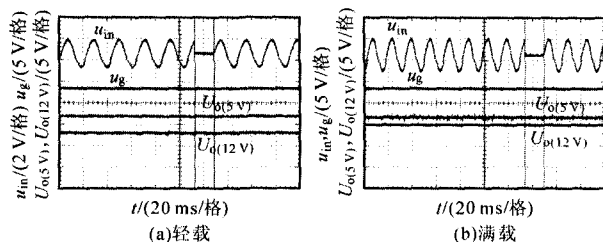


图 3 实验波形图

采用 PWM+FM 设计后, 由图 3a 可知, 在轻载时, 电压有略微的波动, 但 U_o 基本稳定, 且输出电压纹波控制在 4% 以内。由图 3b 可知, 满载情况下的 U_o 比较稳定, 且输出电压的纹波控制在 2% 以内。

图 4 示出电源板传导测试和辐射测试波形。

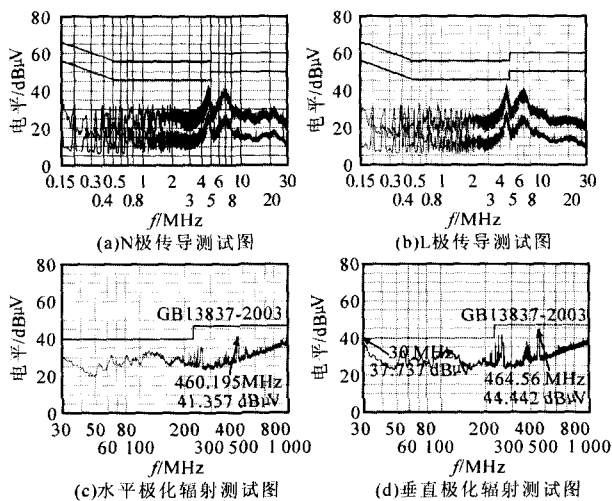


图 4 电源板传导测试和辐射测试波形图

可知, SRC+SR 架构下的 EMI 得到有效控制。传导干扰分为差模干扰和共模干扰, 若差模干扰控制的不好, 会影响电路的控制精度, 导致系统工作不稳定; 共模干扰会产生尖峰电压, 造成系统出现误动作, 甚至有时会损坏器件或设备; 通常辐射干扰会感应成共模干扰, 辐射干扰若控制不好, 会对周边电器造成影响, 甚至造成无线(下转第 26 页)

冲采用中断方式产生, 主控单元通过 I/O 口输出触发脉冲和逻辑切换信号, 实现对 AC/AC 变频器的无环流逻辑控制功能。

为提高 DSP 输出触发脉冲的驱动能力和输入输出电压的匹配, 设计了触发脉冲缓冲电路和光电隔离放大电路。DSP 输出的正反组逻辑控制信号通过缓冲电路互锁、隔离、放大输出给外围电路, 完成对触发信号的封锁和解锁。

5 实验验证

为验证所提方法的正确性, 搭建了实验样机, 实验参数如下: 电网线电压为 380 V, 隔离变压器变比为 380 V/324 V, 所用霍尔电流传感器输出比为 1 kA/4 V, 负载电感与电阻的比值为: $L/R = 0.31$, 调制比 $\gamma = U_{om}/U_{do}$ 。图 6 示出不同情况下的负载电流波形。

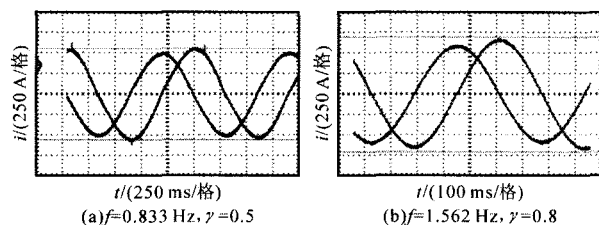


图 6 实验波形

(上接第 14 页)电通信中断。SRC+SR 架构的 EMI 优越性在于: ①采用单谐振电感, 摒弃了 LLC 双电感在 2 个谐振频率间工作的情况, 同时整个电路工作在 ZVS 状态, 元器件温度得到有效控制, 不会因长时间工作导致特性剧变。②采用 SR 技术来降低 EMI。SR 使初级和次级的开关以相同频率工作, 避免了因频率不同导致电流不稳定而出现较大脉冲的情况。初、次级电流相位同步, 不会引起升压回路和输出回路因初、次级电流相位不同而产生的电流初、次级差值的变化, 避免了 EMI 的增加; 开关管关断时, SR 降低了变压器绕组漏感引起的电流突变, 使尖峰干扰降低。③轻载或空载时, 输出电压稳定, 降低了过冲现象发生的机率。另外, 整个系统的工作时序重新设计。在通电约两个工作周期后, 控制脉冲才工作。保证储能元件有一定储能情况下再工作, 降低了电流突变概率, 减少了 EMI 及尖峰脉冲。

4 结论

在分析 LLC 架构的基础上, 针对其缺陷, 基于串联谐振频率, 运用同步整流技术, 采用 FM+PWM

由图可知, 在不同输出频率和不同输出调制比的情况下, 输出电流波形均能保持比较平滑, 而且没有明显的换流死区。

6 结论

这里研制的基于 DSP 无环流 AC/AC 变频数组控制器, 通过合理使用 DSP 中的两个定时器, 实现电流的顺序换流, 从而仅用一级延时即可实现变频器的可靠自然换流, 切换死区时间减小到 1 ms 以内。由于采用定点 DSP 作为主控芯片, 使得控制器具有较高的控制精度和实时性。

参考文献

- [1] 许正望. 无环流交/交变频器中的新型零电流检测电路[J]. 湖北工业大学学报, 2007, 22(2): 10-13.
- [2] 彭建飞, 王树锦, 徐丽荣, 等. 基于 DSP 的单相无环流交交变频控制系统研制[J]. 电力电子技术, 2009, 43(5): 54-55.
- [3] 王兆安, 黄俊. 电力电子技术[M]. 北京: 机械工业出版社, 2004.
- [4] 张泽忠, 李根富. 大功率交/交变频交流调速系统在连轧机上的应用[J]. 电气传动自动化, 2000, 22(5): 6-8.
- [5] 何瑞金, 吴庆彪. 基于 DSP 的永磁方波无刷直流电机数字控制系统[J]. 微计算机信息, 2003, 10(1): 1-6.

控制方式, 稳定了输出电压, 降低了设计难度, 有效控制了电磁干扰, 提高了系统的转换效率, 并通过实验验证了设计的可行性和优越性。针对我国经济快速发展和能源利用率偏低的事实, 节能技术的研发和应用显的尤为重要。这里所研究的设计, 对于响应时间要求不是非常严格的电路, 能有效提高能源转换率、降低设计成本和难度, 为民用产品提供了一个新方案。

参考文献

- [1] Daniel Foty. Breaking the Entropy Addiction: Understanding Power Consumption and Overcoming It[A]. AFRICON [C]. 2009: 1-4.
- [2] 裴倩, 王正仕. 大功率 LED 驱动电源对光效的影响研究[J]. 电力电子技术, 2010, 44(3): 55-56.
- [3] Guan-Chyun Hsieh, Cheng-uan Tsai. Synchronous Rectification LLC Series Resonant Converter[A]. Applied Power Electronic Conference, Twenty Second Annual IEEE [C]. 2007: 1003-1009.
- [4] 刘国海. 同步整流在电动车控制器驱动电路中的应用[J]. 电力电子技术, 2010, 44(5): 92-94.